

Wtórnik emiterowy i czterowejściowa bramka NOR

ZASTOSOWANIE

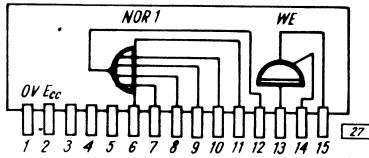
Układ jest przeznaczony do tworzenia logicznych układów kombinacyjnych wykorzystujących uniwersalną bramkę NOR (negacja sumy w logice pozytywnej). Wtórnik emiterowy jest przeznaczony do wzmacniania sygnału logicznego. Połączenie bramki NOR z wtórnikiem emiterowym daje bramkę NOR mocy o dużym współczynniku powielania. Bramka NOR mocy jest przeznaczona również do przesyłania sygnałów pomiędzy dwoma blokami układów logicznych.

Cechy charakterystyczne bramki NOR

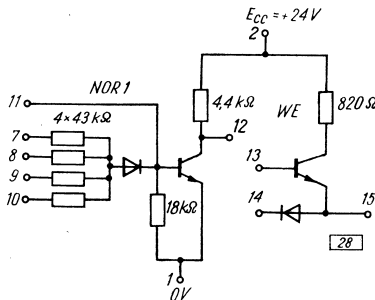
Współczynnik powielania	6
Średni czas propagacji	3 μ s
Typowa odporność statyczna na zakłócenia	4 V

Cecha charakterystyczna wtórnika emiterowego

Współczynnik powielania	25
-------------------------	----



Rys. 27. Schemat logiczny

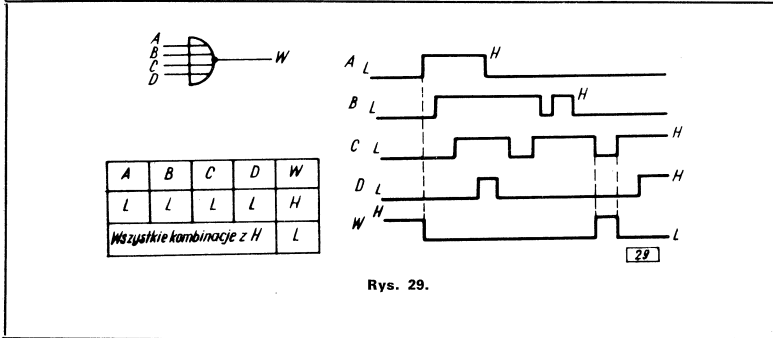


Rys. 28. Schemat ideowy

ZASADA DZIAŁANIA

Bramka NOR jest funkcjorem logicznym spełniającym funkcję negacji sumy wobec logiki pozytywnej

$$W = \overline{A+B+C+D}$$



Rys. 29.

Wtórnik emiterowy jest wzmacniaczem prądu nie zmieniającym wartości sygnału logicznego

$$W = A$$

Końcówki wyprowadzeń 13 i 14 należy zwierać. Wówczas pomiędzy bazę i emiter tranzystora wtórника zostaje włączona dioda umożliwiająca obciążanie wyjścia wtórника wejściami dynamicznymi innych układów. Dzięki włączeniu tej diody następuje również symetryzacja rezystancji wyjściowej wtórника. Rezystancja ta, zarówno przy obciążaniu wyjścia wtórника „do 0 V” jak i „do 0 E_{CC}”, ma niewielką wartość.

Uwaga. Jeżeli końcówka wyprowadzenia 11 nie jest wykorzystywana, należy ją wyciąć.

SZCZEGÓŁOWE DANE TECHNICZNE

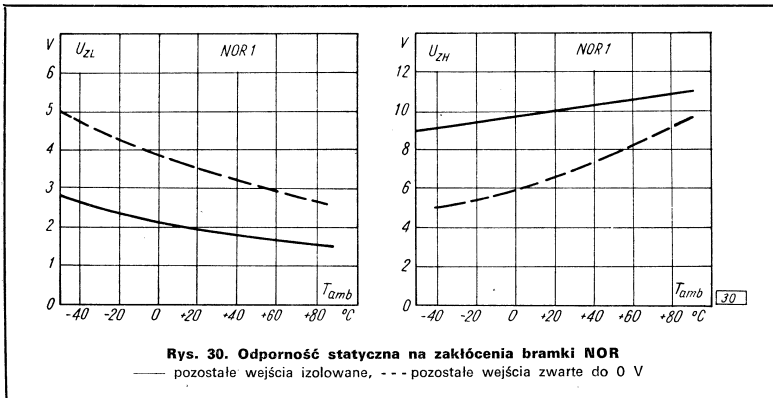
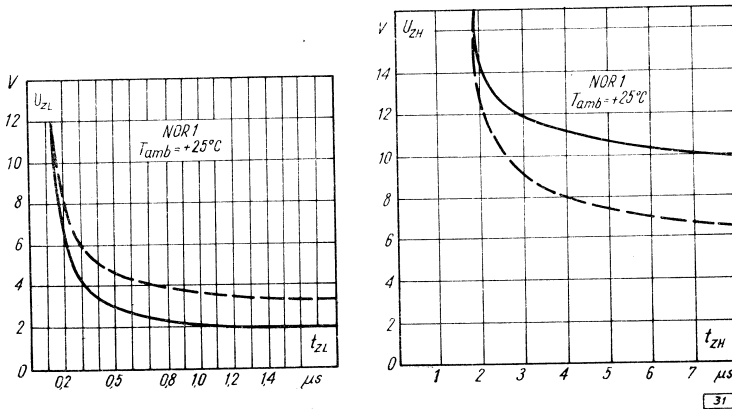


Tabela 4

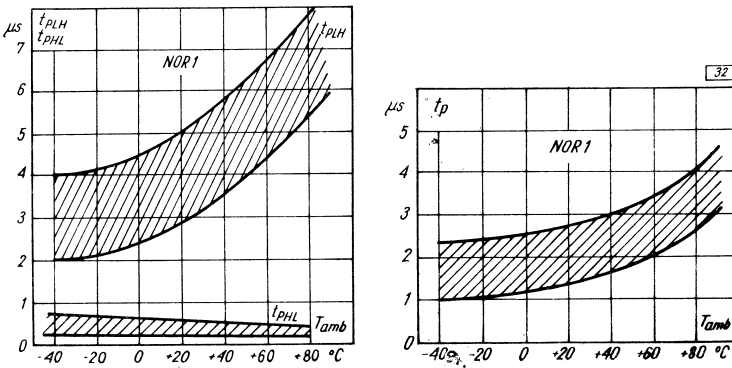
Parametr	Symbol	Wartość dla bramki NOR1		Wartość dla wtórnika WE		Warunki pomiaru
Współczynnik obciążalności wejścia	F_{IH}		1	maks.	1	
Współczynnik powielania	F_{OH}	maks.	6	maks.	25	dla WE: zależnie od układu sterującego
	F_{OL}	maks.	2	2...8		
Prąd zwarcia wyjścia dla 0 V				maks.	25 mA	$E_{CC} = 24 \text{ V}$ $\leq 1 \text{ s}$
Prąd pobierany przez jedno wejście przy $U_H \text{ min}$	I_{IH}	min.	0,26 mA			$E_{CC} = 19 \text{ V}$
		typ.	0,35 mA	maks.	0,35 mA	$E_{CC} = 24 \text{ V}$
Napięcie sygnału H minimalne	$U_H \text{ min}$	min.	12 V			$E_{CC} = 19 \text{ V}$
		typ.	15 V			$E_{CC} = 24 \text{ V}$
Napięcie sygnału L maksymalne	$U_L \text{ max}$	maks.	0,3 V	maks.	0,8 V	
Odporność statyczna na zakłócenia	U_{ZL}	min.	2 V**			$T_{amb} = +25^\circ\text{C}$
		typ.	4 V*			
	U_{ZH}	min	5 V*			$T_{amb} = +25^\circ\text{C}$
		typ.	7 V*			
Czas opóźnienia sygnału	t_{PHL}	typ.	0,4 μs	typ.	0,2 μs	$T_{amb} = +25^\circ\text{C}$
		maks.	0,8 μs	maks.	0,5 μs	
	t_{PLH}	typ.	4 μs	typ.	2 μs	$T_{amb} = +25^\circ\text{C}$
		maks.	6 μs	maks.	3 μs	
Prąd pobierany ze źródła zasilania	I_{CC}	maks.	6 mA	maks. dla $F_{OH} = 25$	8 mA	$E_{CC} = 24 \text{ V}$
Moc strat średnia	P_{sr}		75 mW	maks. dla $F_{OH} = 25$	100 mW	$E_{CC} = 24 \text{ V}$

* Pozostałe wejścia dołączone do U_L

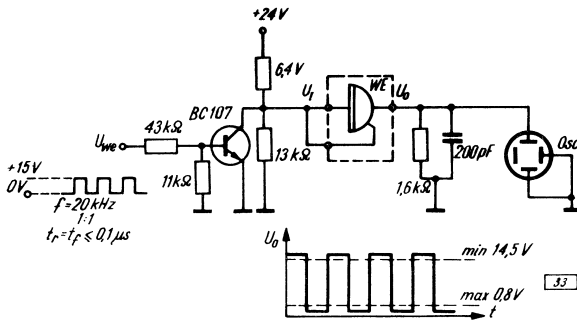
** Pozostałe wejścia izolowane



Rys. 31. Odporność dynamiczna na zakłócenia bramki NOR
 pozostałe wejścia izolowane, - - - pozostałe wejścia zwarte na 0 V



Rys. 32. Czasy propagacji



Rys. 33. Układ pomiarowy

PRODUCENT I DYSTRYBUTOR

Krakowskie Zakłady Elektroniczne UNITRA-TELPOD